



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 3月12日

出 願 番 号

Application Number:

特願2001-068301

出 願 人

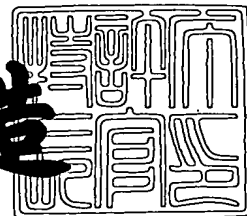
Applicant(s):

株式会社荏原製作所

2001年 8月10日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3070897

【書類名】 特許願

【整理番号】 002255

【提出日】 平成13年 3月12日

【あて先】 特許庁長官 殿

【国際特許分類】 G01N

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
内

【氏名】 佐竹 徹

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 荏原マイスター株式
会社内

【氏名】 中筋 護

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
内

【氏名】 曾布川 拓司

【発明者】

【住所又は居所】 東京都大田区羽田旭町 1 1 番 1 号 株式会社荏原製作所
内

【氏名】 狩俣 努

【特許出願人】

【識別番号】 000000239

【氏名又は名称】 株式会社荏原製作所

【代理人】

【識別番号】 100089705

【住所又は居所】 東京都千代田区大手町二丁目 2 番 1 号 新大手町ビル 2
0 6 区 ユアサハラ法律特許事務所

【弁理士】

【氏名又は名称】 社本 一夫

【電話番号】 03-3270-6641

【選任した代理人】

【識別番号】 100080137

【弁理士】

【氏名又は名称】 千葉 昭男

【選任した代理人】

【識別番号】 100083895

【弁理士】

【氏名又は名称】 伊藤 茂

【選任した代理人】

【識別番号】 100093713

【弁理士】

【氏名又は名称】 神田 藤博

【選任した代理人】

【識別番号】 100093805

【弁理士】

【氏名又は名称】 内田 博

【選任した代理人】

【識別番号】 100106208

【弁理士】

【氏名又は名称】 宮前 徹

【手数料の表示】

【予納台帳番号】 051806

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

特 2 0 0 1 - 0 6 8 3 0 1

【包括委任状番号】 0010958

【プルーフの要否】 要

【書類名】 明 細 書

【発明の名称】 静電チャック及びデバイス製造方法

【特許請求の範囲】

【請求項 1】 ウエハを静電的に吸着保持する静電チャックであって、ウエハの印加電圧が 0 ボルトから所定電圧まで時間とともに増大又は減少されるものであり、静電チャックは、基板、電極板及び絶縁層を重ねて成り、ウエハの印加電圧に連動する電圧が静電チャックの電極板に印加されることによりウエハとチャックの間に吸引力が発生することを特徴とする静電チャック。

【請求項 2】 前記電極板は、電極板の中央部分及び周辺部分の一部から成る第 1 電極と電極板の残りの周辺部分から成る第 2 電極に分割され、最初に第 1 電極に電圧を印加し、次にウエハを接地又は低電位とし、その後第 2 電極に電圧を印加することを特徴とする請求項 1 の静電チャック。

【請求項 3】 ウエハとウエハを静電的に吸着保持する静電チャックとの組合わせであって、静電チャックは、基板、電極板及び絶縁層を重ねて成り、ウエハは、所定の抵抗及び接触子を介して電圧を印加され、接触子は、ウエハの裏面に先端が接触する針形状又はウエハの側面に刃先が接触するナイフエッジ形状であることを特徴とする組合わせ。

【請求項 4】 請求項 1 乃至 3 のいずれか 1 項の静電チャック又は組合わせを用いてウエハを吸着保持することを特徴とするデバイス製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、ウエハを静電的に吸着保持する静電チャック、ウエハと静電チャックとの組合わせ、特に減速電界対物レンズを用いた電子線装置で使用可能な静電チャック及びウエハとの組合わせに関する。また本発明は、静電チャック及びウエハとの組合わせを使用するデバイス製造方法に関する。

【 0 0 0 2 】

【従来技術】

ウエハを静電的に吸着固定する公知の静電チャックにおいては、基板に配置さ

れる電極層を複数の互いに絶縁された電極により形成し、一方の電極から他方の電極へ向かって順次電圧を印可する電源装置を備える。また減速電界対物レンズを用いる電子線装置が公知である。

【 0 0 0 3 】

【発明が解決しようとする課題】

プロセス途中のウエハを減速電界対物レンズを用いる電子線装置で評価する場合、ウエハに負の高電圧を印加することが必要である。この場合、急激に負の高電圧を印加するとプロセス途中のデバイスが破壊されるおそれがあるので、電圧を徐々に印加することが必要である。

【 0 0 0 4 】

一方、大部分のウエハは、ウエハの側面及び裏面に SiO_2 又は窒化膜等の絶縁膜を付着されるので、ウエハに 0 電位又は低い電位を与えようとするとき、電圧が印加されない問題があった。更に静電チャック側へ中央が凸に歪んだウエハは、比較的容易に吸着固定できるが、チャック側に中央が凹に歪んだウエハは、単極の静電チャックでは、周辺部のみがチャックされ、中央部はチャックされないまま保持される問題があった。

【 0 0 0 5 】

本発明の目的は、上記の問題点を解決し、減速電界対物レンズで使用でき、側面及び裏面が絶縁膜で被覆され、チャック側に向かって中央が凹に歪んだウエハをチャック可能な静電チャック及びウエハと静電チャックとの組合わせを提供することである。本発明の他の目的は、このような静電チャック又はウエハと静電チャックとの組合わせを用いてプロセス途中のウエハの評価を行うデバイス製造方法を提供することである。

【 0 0 0 6 】

【課題を解決するための手段】

本発明のウエハを静電的に吸着保持する静電チャックは、ウエハの印加電圧が 0 ボルトから所定電圧まで時間とともに増大又は減少されるものであり、静電チャックは、基板、電極板及び絶縁層を重ねて成り、ウエハの印加電圧に連動する電圧が静電チャックの電極板に印加されることによりウエハとチャックの間に

吸引力が発生する。

【 0 0 0 7 】

電極板は、電極板の中央部分及び周辺部分の一部から成る第 1 電極と電極板の残りの周辺部分から成る第 2 電極に分割される。最初に第 1 電極に電圧が印加され、次にウエハを接地又は低電位とし、その後第 2 電極に電圧が印加される。

【 0 0 0 8 】

本発明のウエハとウエハを静電的に吸着保持する静電チャックとの組合わせにおいて、静電チャックは、基板、電極板及び絶縁層を重ねて成り、ウエハは、所定の抵抗及び接触子を介して電圧を印加され、接触子は、ウエハの裏面に先端が接触する針形状又はウエハの側面に刃先が接触するナイフエッジ形状である。

【 0 0 0 9 】

本発明のデバイス製造方法は、静電チャック又は組合わせを用いてウエハを吸着保持する。

【 0 0 1 0 】

【発明の実施の態様】

図面を参照し本発明の実施の形態を述べる。図 1 は、本発明の第 1 の実施の形態の静電チャック 1 0 の平面図であり、ウエハを取り除いて電極板 1 2 を見たものである。図 2 は、図 1 の静電チャックの線 M-M に沿う垂直方向の概略断面図であり、ウエハが載置され電圧が印加されない状態を示すものである。静電チャック 1 0 は、図 2 に示すように、基板 5、電極板 1 2、絶縁層 4 から成る積層構造を有する。電極板 1 2 は、第 1 電極 1 及び第 2 電極 2 を含む。第 1 電極 1 及び第 2 電極 2 は、別々に電圧が印加できるように分離され、磁場中で渦電流を発生しないで高速で移動可能であるように、薄膜で形成される。

【 0 0 1 1 】

第 1 電極 1 は、平面図において円形の電極板 1 2 の中央部分及び周辺部分の一部から成り、第 2 電極 2 は、電極板の残りの馬蹄形周辺部分から成る。電極板 1 2 の上方に絶縁層 4 が配置される。絶縁層 4 は、厚さ 1 mm のサファイア基板により形成される。サファイアは、アルミナの単結晶であり、アルミナセラミックスの如き小孔が全くないので、絶縁破壊電圧が大きい。例えば、1 mm 厚のサフ

アイア基板は、 10^4V 以上の電位差に十分耐えることができる。

【0012】

ウエハ3に対する電圧の印加は、ナイフエッジ状の金属部分を有する接触子6を介してなされる。図2に示すように、2個の接触子6がウエハ3の側面に接触される。2個の接触子6を用いる理由は、1個の接触子だけの場合、導通が取れなくなる恐れがあること、及びウエハ3を片側へ押す力が生じるのを嫌ったからである。絶縁層4を破壊して導通を取るのであるが、放電する時に粒子を飛散させる恐れがあるので、接触子6は、抵抗14を介して電源16に接続し大きい放電を生じないようにした。この抵抗14は、大き過ぎると導通穴が形成されず、小さ過ぎると大きい放電が起り、パーティクルを飛散させるので、絶縁層4毎に抵抗の許容値を決めた。

【0013】

図3は、電圧印加のタイムチャートである。第1電極には、線Aで示すように、時刻 $t=0$ において、 4 kV が印加される。ウエハの中央部及び周辺部が共にチャックされた時刻 $t=t_0$ において、第2電極に、線Bで示すように 4 kV が印加される。時刻 $t=t_1$ でウエハの電圧Cが少しずつ深くされ（下げられ）、時刻 $t=t_2$ で -4 kV に達するように制御される。第1電極及び第2電極は、時刻 $t=t_1$ から時刻 $t=t_2$ において、少しずつ電圧が下げられ、時刻 $t=t_2$ で、 0 V にされる。

【0014】

チャックに吸着保持されたウエハの評価が終了した時刻 $t=t_3$ でウエハの電圧Cが 0 V にされ、ウエハが外部へ取出される。

静電チャックが 4 kV の電位差がなくても 2 kV の電位差でもウエハを吸着保持する場合には、図2図に1点鎖線で示すように、第1電極及び第2電極にそれぞれに 2 kV の電圧A'、B'が印加される。ウエハに -4 kV が印加されるとき、第1電極及び第2電極にそれぞれに、 -2 kV が印加される。このようにして、電圧印加によって必要以上に電圧を絶縁層4に印加しないようにできるので、絶縁層の破壊を防止できる。

【0015】

図 4 は、本発明の静電チャックを電子線装置に使用した実施例を示すブロック図である。電子銃 3 1 から放出された電子線は、NA（開口数）を決めるアノード 3 2 の開口で不要なビームを除去され、コンデンサレンズ 3 7 と対物レンズ 4 3 で縮小され、 -4 kV を印加されたウエハ 3 に結像されると共に、偏向器 3 8 及び 4 2 によりウエハ 3 上を走査する。ウエハ 3 から放出される二次電子は、対物レンズ 4 3 で集められ、E×B分離器 4 2 で 35° 程度図 4 で右側へ曲げられ、二次電子検出器 4 0 で検出され、ウエハ上のSEM像が得られる。図 4 の電子線装置において、符号 3 3、3 5 は軸合わせ器具、3 4 は非点補正器具、3 6 はアパーチャ、4 1 はシールド、4 4 : 電極である。ウエハ 3 の下方に静電チャックが配置される。

【 0 0 1 6 】

図 5 は、本発明の電子線検査装置を使用する半導体デバイス製造方法の例を示すフロー図である。図 5 の半導体デバイス製造方法は、以下の主工程を含む。（1）ウエハ 5 2 を製造するウエハ製造工程 5 1 又はウエハ 5 2 を準備するウエハ準備工程、（2）露光に使用するマスク（レチクル）6 2 を製作するマスク製造工程 6 1 又はマスクを準備するマスク準備工程、（3）ウエハに必要な加工を行うウエハプロセッシング工程 5 3、（4）ウエハ上に形成されたチップを 1 個ずつ切り出し、動作可能にならしめるチップ組立工程 5 4、（5）できたチップ 5 5 を検査するチップ検査工程 5 6 及び検査に合格したチップからなる製品（半導体デバイス）5 7 を得る工程。なお、これらの主工程は、それぞれ幾つかのサブ工程を含む。図 5 の右方部分は、そのうちのウエハプロセッシング工程 5 3 のサブ工程を示す。

【 0 0 1 7 】

上記（1）～（5）の主工程の中で、半導体デバイスの性能に決定的な影響を及ぼす主工程がウエハプロセッシング工程 5 3 である。この工程では、設計された回路パターンをウエハ上に順次積層し、メモリやMPUとして動作するチップを多数形成する。このウエハプロセッシング工程は、以下の工程を含む。（6）絶縁層となる誘電体薄膜や配線部、あるいは電極部を形成する金属薄膜等を形成する薄膜形成工程 6 4（CVDやスパッタリング等を用いる）。（7）この薄膜

層やウエハ基板を酸化する酸化工程64。(8) 薄膜層やウエハ基板等を選択的に加工するためのマスク(レチクル)を用いてレジストのパターンを形成するリソグラフィー工程63。(9) レジストパターンに従って薄膜層や基板を加工するエッチング工程64(例えばドライエッチング技術を用いる)。(10) イオン・不純物注入拡散工程64。(11) レジスト剥離工程。(12) 加工されたウエハを検査する検査工程。なお、ウエハプロセッシング工程は、必要な層数だけ繰り返し行い、設計通り動作する半導体デバイスを製造する。

【0018】

図5のフロー図は、上記(6)、(9)及び(10)をまとめて1つのブロック64で示し、付加的なウエハ検査工程65を含み、更に繰り返し工程をブロック66で示す。上記(12)の加工されたウエハを検査する検査工程に本発明の検査装置を用いることにより、微細なパターンを有する半導体デバイスでもスループットよく検査でき、全数検査が可能になり、製品の歩留まり向上、欠陥製品の出荷防止が可能である。

【0019】

図6は、図5の製造方法におけるリソグラフィー工程63の詳細を示すフロー図である。図6に示すように、リソグラフィー工程63は、(13)前段の工程で回路パターンが形成されたウエハ上にレジストを被覆するレジスト塗布工程71、(14)レジストを露光する露光工程72、(15)露光されたレジストを現像してレジストパターンを得る現像工程73、(16)現像されたレジストパターンを安定化させるためのアニール工程74。なお、半導体デバイス製造工程、ウエハプロセッシング工程、及びリソグラフィー工程は、周知のものであるから、これ以上の説明は、省略する。

【0020】

【発明の効果】

本発明の静電チャック及びウエハと静電チャックの組合わせは、ウエハの吸着保持に必要な電圧がウエハの印加電圧に連動して印加されるので、ウエハの検査が終了する迄確実に吸着保持される。またチャック側に中央が凹に歪んだウエハでも確実にウエハ前面が吸着保持される。更にまたウエハに形成される放電跡が

必要最小限の大きさにされ、放電時のパーティクルの発生が極めて少ない。

【 0 0 2 1 】

本発明のデバイス製造方法は、本発明の静電チャック及びウエハと静電チャックの組合わせを使用することにより、ウエハが移動台の静電チャックに検査中確実に吸着保持され、微細なパターンを有する半導体デバイスでも高いスループットで検査可能となり、それ故全数検査が可能であり、製品の歩留まり向上、欠陥製品の出荷防止が可能である。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態の静電チャックの概略平面図であり、ウエハを取り除いて電極を見た平面図。

【図 2】

図 1 の直線 M-M に沿う概略垂直断面図であり、ウエハを載置し電圧が印加されない状態を示す断面図。

【図 3】

電極及びウエハへ電圧を印加するタイムチャート。

【図 4】

本発明の静電チャックを使用した電子線装置の実施例を示すブロック図。

【図 5】

本発明の電子線検査装置若しくは検査方法又はそれらの組合わせを使用する半導体デバイス製造方法の 1 例を示すフロー図。

【図 6】

図 5 の製造方法におけるリソグラフィ工程の詳細を示すフロー図。

【符号の説明】

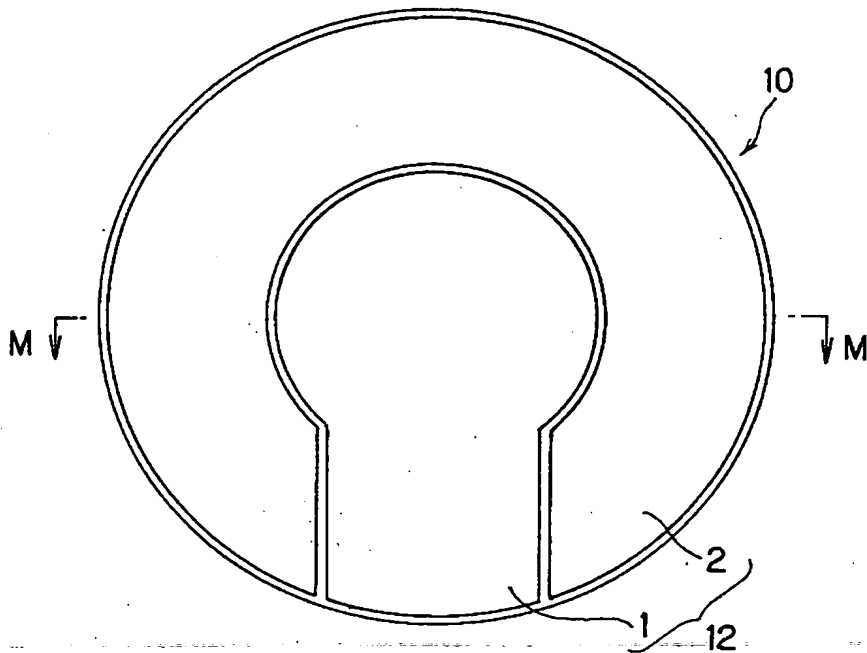
1 : 第 1 電極、 2 : 第 2 電極、 3 : ウエハ、 4 : 絶縁層、 5 : 基板、 6 : 接触子、 1 0 : 静電チャック、 1 2 : 電極板、 1 4 : 可変抵抗、 1 6 : 電源、 3 1 : 電子銃、 3 2 : アノード、 3 3、 3 5 : 軸合わせ装置、 3 4 : 非点補正装置、 3 6 : アパーチャ、 3 8 : 偏向器、 4 0 : 二次電子検出器、 4 2 : E×B 分離器兼偏向器、 4 3 : 対物レンズ、 4 4 : 電極、 5 2 : ウエハ、 6 2 : マスク、 5 5 : チ

ップ、56：チップ検査工程、57：製品、63：リソグラフィー工程、74：
アニール工程。

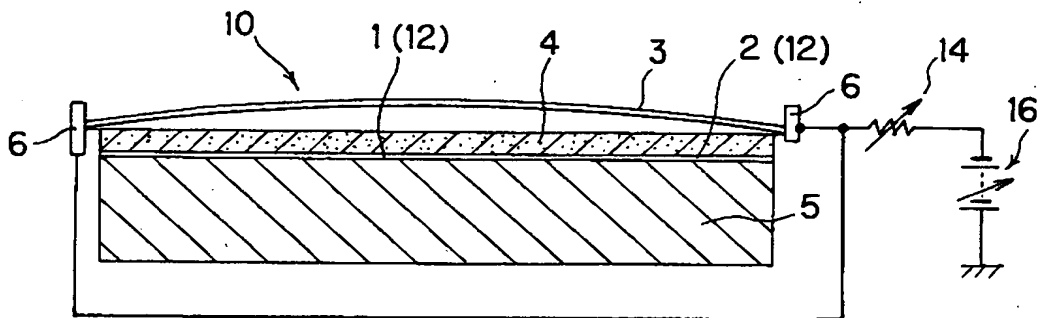
A、A'：第1電極の電圧、B、B'：第2電極の電圧、C：ウエハの電圧。

【書類名】 図面

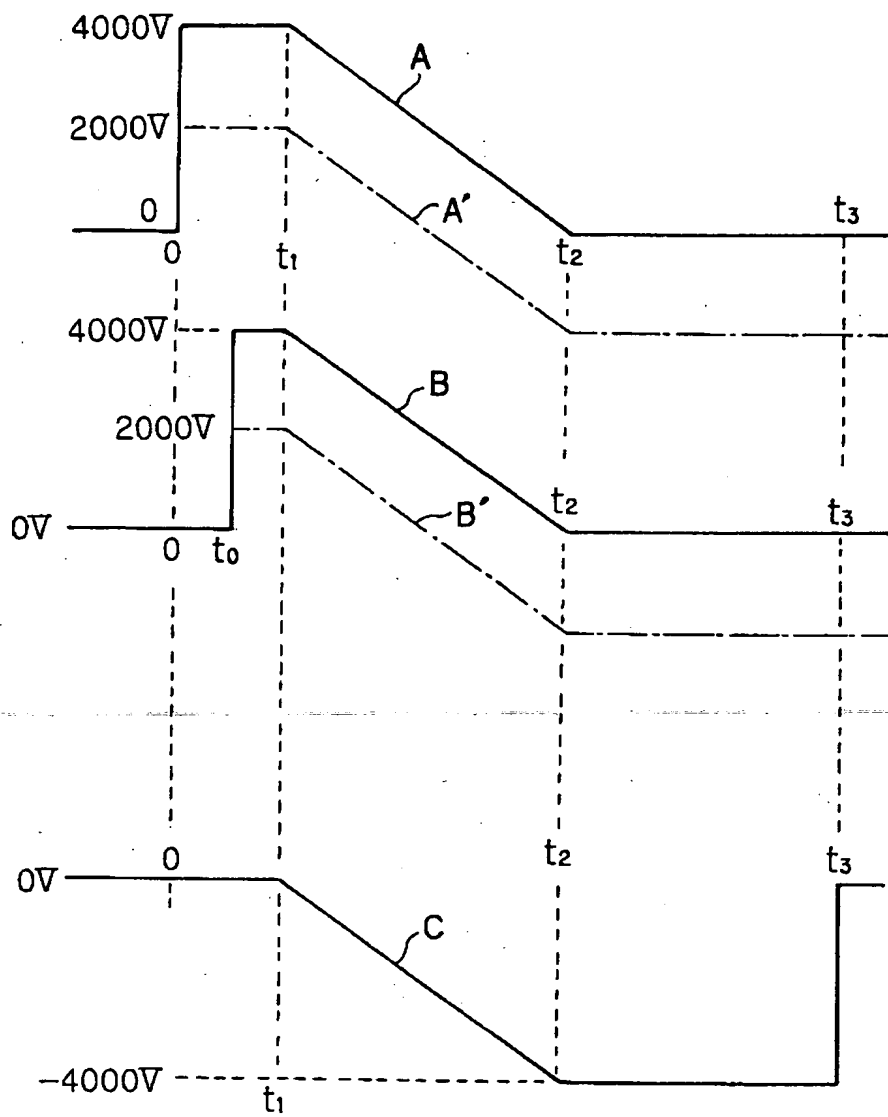
【図 1】



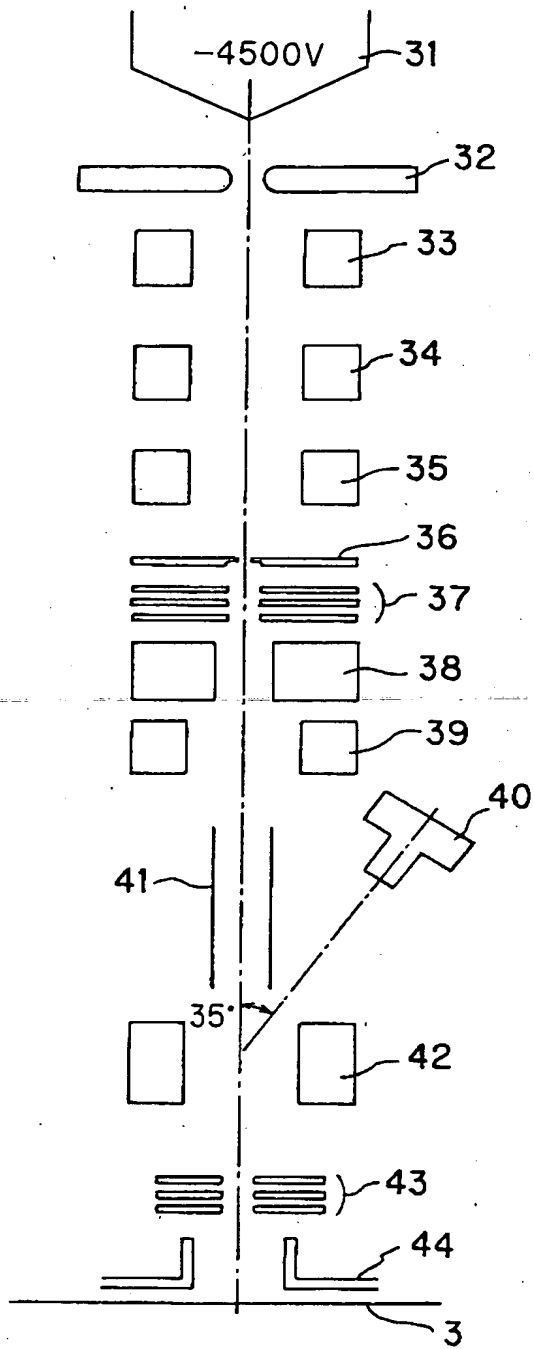
【図 2】



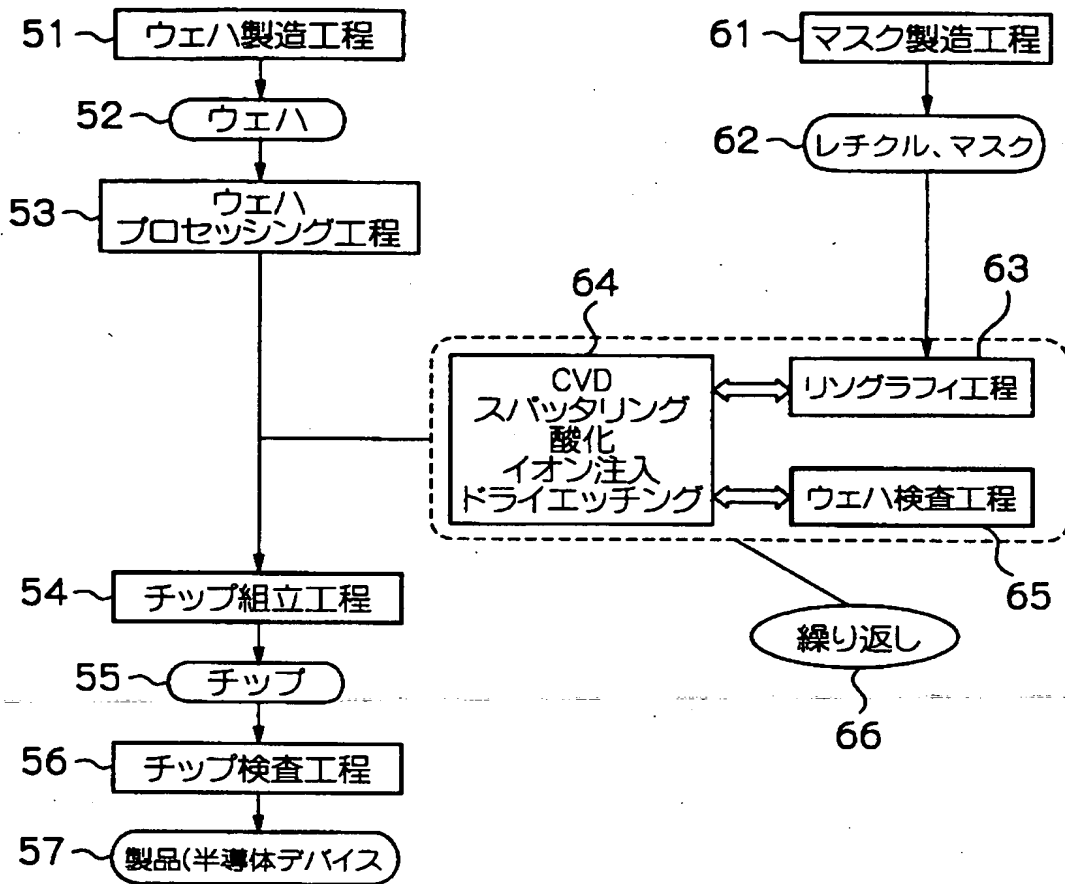
【図 3】



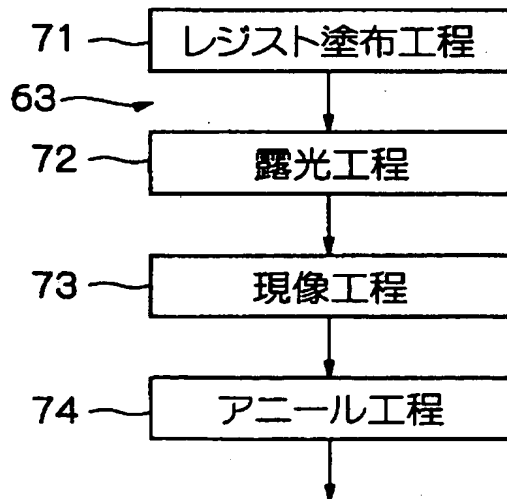
【図 4】



【図 5】



【図 6】



【書類名】 要約書

【要約】

【課題】 チャック側を向いて中央が凹に歪んだウエハをチャック可能な静電チャック及びウエハと静電チャックとの組合わせを提供する。

【解決手段】 静電チャック 1 0 は、基板 5、電極板 1 2 及び絶縁層 4 を重ねて成り、ウエハ 3 は、所定の抵抗 1 及び接触子 6 を介して電圧を印加され、接触 6 子は、ウエハ 3 の裏面に先端が接触する針形状又はウエハの側面に刃先が接触するナイフエッジ形状である。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000000239]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都大田区羽田旭町11番1号

氏 名 株式会社荏原製作所